

GMM

VDE/VDI-GESELLSCHAFT
MIKROELEKTRONIK, MIKROSYSTEM-
UND FEINWERKTECHNIK



Programm

ANALOG 2011

Entwicklung von Analogschaltungen
mit CAE-Methoden

Schwerpunkt:

Entwurf eingebetteter Sensorsysteme

12. GMM/ITG-Fachtagung

07. - 09. November 2011

Fraunhofer Institut für Integrierte
Schaltungen IIS, Erlangen



ITG

www.analog11.de

VDI

VDE

Fachtagung Analog 2011

Der Entwurf von Anlogschaltungen mit CAE-Methoden ist für den Bereich eingebetteter Sensorsysteme von entscheidender Bedeutung.

Eingebettete Sensorsysteme sind inzwischen überall vorhanden, zur Strukturüberwachung in Bauwerken oder Anlagen, zur Fahrerassistenz in Fahrzeugen, zur Energieeinsparung in Haushaltsgeräten oder zur Kontexterfassung in mobilen Assistenten. Um dabei Kosten, Energieverbrauch und Baugröße zu reduzieren, geht der Trend bei eingebetteten Sensorsystemen hin zu immer höherer Integrationsdichte. Messwertaufnehmer, Signalkonditionierung, Analog-Digitalumsetzung, komplexe digitale Signalanalyse und -verarbeitung sowie Kommunikationsanbindung werden als SIP oder SOC ausgeführt. Aktuelles Beispiel dafür sind die Kompassmodule in Smartphones, wo mehrdimensionale Magnetfeldsensoren, Beschleunigungssensoren und komplexe Signalverarbeitung als kleinste, kostengünstige Module aufgebaut werden. Ein weiterer aktueller Trend bei eingebetteten Sensorsystemen ist der Übergang von Open Loop-Systemen zu komplexen Regelsystemen.

Durch diese Entwicklungen steigen auch die Herausforderungen an die Entwicklungsmethoden und -werkzeuge in Bezug auf Systemkomplexität, Sicherheit und Zuverlässigkeit, Interoperabilität und Leistungsverbrauch. Daher lautet der Themenschwerpunkt der Fachtagung Analog 2011:

Entwurf eingebetteter Sensorsysteme

Stellen Sie Ihre aktuellen Forschungsergebnisse auf dem Gebiet im Rahmen der Analog 2011 vor und diskutieren Sie diese mit Kollegen und Anwendern.

Wir freuen uns darauf, Sie in Erlangen zu begrüßen!

Dipl. Ing. Josef Sauerer
Prof. Dr.-Ing. Dr.-Ing. habil. Robert Weigel

Veranstalter

VDE/VDI-Gesellschaft Mikroelektronik, Mikrosystem- und Feinwerktechnik (GMM),
Informationstechnische Gesellschaft im VDE (ITG)

Tagungsleitung, Programmkomitee

Erweiterte Tagungsleitung

J. Sauerer	(wissenschaftlicher Tagungsleiter) Fraunhofer-Institut für Integrierte Schaltungen IIS, Erlangen
R. Weigel	Friedrich-Alexander-Universität Erlangen-Nürnberg
J. Hauer	Fraunhofer-Institut für Integrierte Schaltungen IIS, Erlangen
T. Ußmüller	Friedrich-Alexander-Universität Erlangen-Nürnberg

Programmkomitee:

W. Anheier	Universität Bremen
R. Brück	Universität Siegen
J. Büddefeld	Fachhochschule Niederrhein
U. Feldmann	München
M. Glesner	Technische Universität Darmstadt
A. Graupner	ZMDi Dresden
C. Grimm	Technische Universität Wien
K. Hahn	Universität Siegen
W. Hartong	Cadence Design Systems GmbH, Feldkirchen
J. Hauer	Fraunhofer-Institut für Integrierte Schaltungen IIS, Erlangen
L. Hedrich	Johann Wolfgang Goethe-Universität Frankfurt am Main
F. Henkel	IMST GmbH, Kamp-Lintfort
R. Jancke	Fraunhofer-Institut für Integrierte Schaltungen IIS, Institutsteil EAS, Dresden
P. Jores	Robert Bosch GmbH, Reutlingen
J. Kampe	Fachhochschule Jena

C. Lang	IMMS GmbH, Erfurt
Y. Manoli	Albert-Ludwigs-Universität Freiburg - IMTEK
W. Mathis	Gottfried Wilhelm Leibniz Universität Hannover
F. Oehler	Fraunhofer-Institut für Integrierte Schaltungen IIS, Erlangen
M. Olbrich	Gottfried Wilhelm Leibniz Universität Hannover
M. Ortmanns	Universität Ulm
L. Palotas	Hochschule RheinMain, Rüsselsheim
S. Paul	Universität Bremen
R. Popp	edacentrum GmbH, Hannover
S. Sattler	Friedrich-Alexander-Universität Erlangen-Nürnberg
P. Schwarz	Dresden
R. Sommer	Technische Universität Ilmenau
T. Ußmüller	Friedrich-Alexander-Universität Erlangen-Nürnberg
R. Vahrman	Atmel Automotive GmbH, Heilbronn
U. Vogel	Fraunhofer-Institut für Photonische Mikrosysteme IPMS, Dresden
K. Waldschmidt	Johann Wolfgang Goethe- Universität Frankfurt am Main
R. Weigel	Friedrich-Alexander-Universität Erlangen-Nürnberg

Informationen zur Tagung

Website:
www.analog11.de

VDE/VDI-Gesellschaft Mikroelektronik, Mikrosystem- und
 Feinwerktechnik (GMM)

Ansprechpartner:
 Dr.-Ing. Ronald Schnabel
 Stresemannallee 15
 60596 Frankfurt

Tel.: 069 / 6308 - 227, -330

Fax: 069 / 6308 - 9828

E-Mail: gmm@vde.com

Programm zur Fachtagung

ANALOG '11

Entwicklung von Analogschaltungen mit CAE-Methoden

Montag, 7. November 2011

13:30 Registrierung, Kaffee

3 Tutorials (parallel)

14:00 **Entwurfsmethodik für magnetische Positionsmesssysteme**

H.-P. Hohe, Fraunhofer-Institut für Integrierte Schaltungen IIS, Erlangen; A. Wilde, Fraunhofer-Institut für Integrierte Schaltungen IIS, Institutsteil EAS, Dresden

Dieses Tutorial gibt in zwei Teilen eine anschauliche Einführung in den Entwurf magnetischer Positionsmesssysteme mit mehrdimensional messenden Magnetfeldsensoren, wie sie aktuell am Markt verfügbar werden. Im ersten Teil werden die Grundlagen der zur Verfügung stehenden Sensoren erklärt. An Hand eines einfachen 1-dimensionalen Beispiels werden Vor- und Nachteile des neuen Ansatzes aufgezeigt. Ein wichtiger Aspekt beim Entwurf eines Positionsmesssystems ist dessen Robustheit gegenüber Temperaturänderungen, externen Störmagnetfeldern und Positionstoleranzen bei der Halterung von Magnet und Sensor. Im Tutorial wird aufgezeigt, wie die Möglichkeiten mehrdimensionaler Magnetfeldsensoren helfen, die Robustheit solcher Systeme deutlich zu erhöhen.

Im zweiten Teil wird der Entwurf von magnetischen Positionssensoren diskutiert. Dabei werden auch solche Systeme angesprochen, die mehr als einen Freiheitsgrad simultan messen können. Das Tutorial behandelt die Berechnung

und Simulation der Magnetfelder, die Simulation des Messvorganges durch den Sensorbaustein und die Auswertung der Ergebnisse hinsichtlich der Leistungsfähigkeit und Robustheit des Positionsmesssystems. Am Beispiel eines mehrachsigen Positionsmesssystems wird der Entwurfsablauf demonstriert.

14:00 **Entwurf von passiven CMOS RFID-Tags für HF- und UHF-Anwendungen**

J. Eßel, T. Ußmüller, Universität Erlangen-Nürnberg

Dieses Tutorial bietet eine Einführung in den Entwurf von "Ultra-Low Power Wireless Sensor Nodes". Zunächst werden die Grundlagen der aktiven, semi-passiven und passiven Energieversorgung erläutert und die schaltungstechnische Realisierung der einzelnen Systemblöcke beschrieben. Besonders wird dabei auf die angewendeten energiesparenden Entwurfstechniken und auf die Charakterisierung der jeweiligen Schaltungen eingegangen. Der zweite Teil des Tutorials befasst sich mit dem Design von Schaltungen zur energieeffizienten Datenerfassung in drahtlosen Sensorknoten und diskutiert die unterschiedlichen Kommunikationsprotokolle sowie das Gesamtsystem.

14:00 **Entwurf und Power Profiling von Ultra-Low Power Wireless Sensor Networks**

C. Grimm, Technische Universität Wien

Sensoren werden in Anwendungen wie Gebäudeautomatisierung oder Automobil zunehmend vernetzt. Hierdurch können Genauigkeit und Zuverlässigkeit signifikant erhöht werden. Drahtlose Vernetzung bietet zudem die Chance, auf aufwändige Verkabelung zu verzichten. Eine Herausforderung für den Entwurf ist dann die Energieversorgung. Batterien oder Energy Harvester stellen wenig Energie bereit, um einen mehrere Jahre dauernden Betrieb sicherzustellen. Dieses Tutorial bietet eine Einführung in den Entwurf von „Ultra-Low Power Wireless Sensor Networks“. Im ersten Teil werden schal-

tungstechnische Grundlagen (Möglichkeiten zur Energieversorgung, Harvester, Batterien, Supercap, Energiemanagement, etc.) behandelt. Der zweite Teil befasst sich mit dem Systemdesign (Kommunikationsprotokolle, Echtzeitprotokolle, WUR, Gesamtsystemdesign, Power Profiling).

15:30 Pause

16:00 Tutorial Fortsetzung

17:30 Ende Tutorials

18:00 Vorstellung Fraunhofer IIS

18:30 Vorstellung Mikroelektronik an der Universität Erlangen-Nürnberg

19:00 Get Together/Führungen Fraunhofer IIS

Neben anregenden Gesprächen bei einem fränkischen Bier oder einem Glas Sekt besteht die Möglichkeit, ausgewählte Forschungsergebnisse des Fraunhofer IIS im Rahmen von Führungen zu besichtigen.

Dienstag, 8. November 2011

08:30 Registrierung

09:30 Grußworte und Tagungseröffnung
J. Sauerer, Fraunhofer-Institut für Integrierte Schaltungen IIS, Erlangen

09:40 Eingeladener Vortrag
Trends beim Analog/Mixed-Signal Entwurf
G. Strube, MunEDA GmbH, München

Sitzung 1. Entwurfsmethodik
Chairman: P. Jores; Robert Bosch GmbH, Reutlingen

10:20 Bridging the Gap between Simulink and Analog Design Environments Using HDL Code Generation
A. Mauderer, J.-H. Oetjens, Robert Bosch GmbH, Reutlingen; W. Rosenstiel, Universität Tübingen

10:40 Graphen-basiertes Framework zur explorativen Topologiesynthese von analogen Schaltungen
M. Meissner, O. Mitea, L. Hedrich; Johann Wolfgang Goethe-Universität Frankfurt am Main

11:00 Design-Charakterisierung durch automatisierte Bewertung
L. Müller, R. Jancke, Fraunhofer-Institut für Integrierte Schaltungen IIS, Institutsteil EAS, Dresden; R. Naumann, DMOS GmbH, Dresden

11:20 Designersheets als neue Präsentationsform der Analog-Fachtagung
J. Kampe; Fachhochschule Jena

11:30 Kurzvorstellung Poster

11:50 Kaffeepause/Postersession I

Ein Tool-Framework zur Technologie-migration analoger Schaltungen

V. Boos, J. Nowak, IMMS GmbH, Ilmenau

Entwurf, Modellierung und Simulation von stromsparenden Phasenregelkreisen für integrierte 868 MHz-Funktransmitter in CMOS-Technologie

*T. Thönes, H. Milosiu, F. Oehler, Fraunhofer-Institut für Integrierte Schaltungen IIS, Erlangen;
J. Thielecke, LIKE Friedrich-Alexander-Universität, Erlangen*

Solarzellenversorgter integrierter 868-MHz-WakeUp-Receiver für drahtlose Auslesung eines 3D-Lagesensors

H. Milosiu, F. Oehler, D. Frühsorger, Fraunhofer-Institut für Integrierte Schaltungen IIS, Erlangen

Anwendung der affinen Arithmetik auf das BSIMSOI-Modell zur Simulation von Parameterschwankungen

M. Olbrich, E. Barke, Leibniz Universität Hannover

Hierarchische, statistische Analyse analoger Schaltungen

C. Sohrmann, R. Jancke, J. Haase, Fraunhofer-Institut für Integrierte Schaltungen IIS, Institutsteil EAS, Dresden

Design Bibliotheken im Wandel der Zeit oder wie kann die Synthese analoger Schaltungen bei der Bereitstellung von Design Bibliotheken helfen

N. Mangaonkar, Infineon Technologies AG, Neubiberg; M. Ma, Johann Wolfgang Goethe-Universität Frankfurt am Main

Designersheets

An 868MHz Passive Temperature Sensing Transponder using a Self-biasing UHF Rectifier with -10.5dBm Sensitivity in low-cost 0.35um CMOS

A. Stanitzki, T. Feldengut, S. Kolnsberg, R. Kokozinski, Fraunhofer-Institut für Mikroelektronische Schaltungen und Systeme IMS, Duisburg

Hierarchische Berücksichtigung geometrischer Constraints im Layout-Entwurf von SmartPower ICs

M. Mittag, G. Jerke, Robert Bosch GmbH, Reutlingen; W. Rosenstiel, Universität Tübingen

A Phase Shifter for Satellite Radio Receivers Frontends

J. Rascher, T. Ußmüller; Friedrich-Alexander-Universität Erlangen-Nürnberg

Design Techniques for Broadband Low Noise Amplifiers at 120GHz in a SiGe BiCMOS Process

A. Chakraborty, B. Lämmle, D. Kissinger, Friedrich-Alexander-Universität Erlangen-Nürnberg

Onchip-Spannungsregler mit verteilten Stellgliedern in 180nm CMOS

U. Reichold, C. Schuhmann, J. Hauer, Fraunhofer-Institut für Integrierte Schaltungen IIS, Erlangen

12:45 Mittagspause

Sitzung 2: Modellierung

Chairman: K. Waldschmidt; Johann Wolfgang Goethe-Universität Frankfurt am Main

**14:00 Eingeladener Vortrag
Development Trends in Mixed-Signal Design/Analysis Tools**

W. Hartong, Cadence Design Systems, Feldkirchen

- 14:20 Symbolische Modellreduktion von Systemen mit Parametervariationen mittels Sensitivitätsanalyse**
M. Hauser, C. Salzig, Fraunhofer ITWM, Kaiserslautern
- 14:40 Blockorientierte Analyse der Empfindlichkeit nichtlinearer Schaltungen gegenüber elektromagnetischen Störungen an Nicht-Signaleingängen**
S. Stegemann, W. John, W. Mathis, Leibniz Universität Hannover
- 15:00 Basisband-Verhaltensmodelle von spannungsgesteuerten Oszillatoren mit Rauschen im Zeitbereich**
I. Harasymiv, R. Jancke, Fraunhofer-Institut für Integrierte Schaltungen IIS, Institutsteil EAS, Dresden
- 15:20 Kaffeepause/Postersession I**
Sitzung 3: Anwendungsspezifische Entwurfsmethodik
Chairman: F. Henkel; IMST GmbH, Kamp-Lintfort
- 16:00 Eingeladener Vortrag**
Entwicklungsschritte bei der Systemintegration
M. Herfurth, Infineon Technologies, München
- 16:20 Integrated Microstrip/Coplanar/Tapered Transmission Lines for Bandpass Sigma Delta Modulators**
A. Zahabi, F. I. Jamal, M. Anis, M. Ortmanns, Universität Ulm
- 16:40 Eine erweiterte Millimeterwellen FMCW-Radar Systemsimulationsumgebung für den Einsatz im Automobilbereich**
M. Dudek, D. Kissinger, R. Weigel, G. Fischer, Friedrich-Alexander-Universität Erlangen-Nürnberg
- 17:00 Simulation und Layoutautomatisierung von optischen Nanostrukturen in CMOS-Prozessen**
N. Verwaal, S. Junger, W. Tschekalinskij, N. Weber, Fraunhofer-Institut für Integrierte Schaltungen IIS, Erlangen
- 18:15 Abfahrt Abendveranstaltung**
Abfahrt der Busse am Fraunhofer IIS
- 19:00 Abendveranstaltung**
*Verkehrsmuseum Nürnberg
Führung durch die Ausstellung
Dinner im Festsaal des Museums*
- 23:00 Rückfahrt**

Mittwoch, 9. November 2011

08:30 **Registrierung**

08:40 **Eingeladener Vortrag**
Designflow for a 3D Integrated Silicon System
T. Moerth, R. Minixhofer, austriamicrosystems AG, Unterpremstätten, Österreich

09:00 **Eingeladener Vortrag**
Integration of High-Sensitivity GNSS Receivers into Mobile Platforms and the Impact of LightSquared Activities
A. Miskiewicz, B. Adler, Intel Mobile Communications, Neubiberg

Sitzung 4: Schaltungstechnik
Chairman: T. Ußmüller, Friedrich-Alexander-Universität Erlangen-Nürnberg

09:20 **Eingeladener Vortrag**
Integriertes Multichip-Mikrosystem für isolierte Strommessung
M. Reinhold, A. Wickmann, Texas Instruments, Erlangen

09:40 **Ein zeitkontinuierlicher Sigma-Delta-Wandler neunter Ordnung mit neuartigen kreuzgekoppelten Resonatoren**
S. Zeller, C. Münker, Hochschule München; R. Weigel, Universität Erlangen-Nürnberg

10:00 **144 Kanal Auswertebaustein für CZT-Sensoren mit Energie- und Zeitmessung**
M. Völker, J. Hauer, Fraunhofer-Institut für Integrierte Schaltungen IIS, Erlangen; A. Soriano-Asensi, J.-M. Benlloch, Centro mixto CSIC-UPV CIEMAT, Ciudad Politecnica de la Innovacion Camino de Vera s/n; J. Carrascal, J. M. Cela, J. Perez, CIEMAT, Spanien

10:20 **A Novel Low-Voltage Solar-Powered Converter for Automotive Applications**
M. Nikolić, R. Enne, H. Zimmermann, Universität Wien

10:40 **Best Paper Award**

10:50 **Kurzvorstellung Poster**

11:20 **Pause/Postersession II**

Spannungsgesteuerter Colpitts-Oszillator mit weitem Abstimmbereich in Silizium-Germanium-Technologie und Ausgangsschalter zur Generierung gepulster frequenzmodulierter Ultrabreitband-Signale
A. Esswein¹, G. Dehm-Andone¹, A. Aleksieieva², C. Carlowitz², G. Fischer¹, M. Vossiek², R. Weigel¹, T. Ußmüller¹;
¹ *Friedrich-Alexander-Universität Erlangen-Nürnberg,*
² *Technische Universität Clausthal*

Vergleich verschiedener Schaltungskonzepte für stromgebende Ladungspumpen in Phasenregelschleifen
M. Jung, G. Fischer, R. Weigel, T. Ußmüller, Friedrich-Alexander-Universität Erlangen-Nürnberg

Ein ASIC in 130nm-Technologie für die Aufnahme von EMG-Signalen zur Ansteuerung einer Prothese
L. A. Saleh, W. Galjan, J. M. Tomasik, D. Schröder, W. H. Krautschneider; Technische Universität Hamburg Harburg

Aktive Frequenzvervielfacher als W-Band Signalquellen in Millimeterwellenkommunikationssystemen
U. J. Lewark, J. Antes, H. Massler, A. Leuther, I. Kallfass; Karlsruher Institut für Technologie & Fraunhofer-Institut für Angewandte Festkörperphysik, Freiburg

	Digital Mismatch Calibration of Charge Redistribution SAR ADCs <i>M. Völker, J. Visakh, J. Hauer; Fraunhofer-Institut für Integrierte Schaltungen IIS, Erlangen</i>		Eingebettete Systeme: Vorstellung regionaler Netzwerke
12:00	Podiumsdiskussion Nanoelektronik als künftige Schlüsseltechnologie für Deutschland <i>Moderator: D. Schmitt-Landsiedel; TU München</i>	15:30	<i>Interdisziplinäres Zentrum für eingebettete Systeme (ESI)</i>
12:45	Mittagspause	15:45	<i>Medical Valley Erlangen</i>
	Sitzung 5: Schaltungen und Systeme <i>Chairman: J. Hauer, Fraunhofer-Institut für Integrierte Schaltungen IIS, Erlangen</i>	16:00	<i>Energiecampus Nürnberg</i>
14:00	Eingeladener Vortrag Integrated 77-GHz Radar Transceiver with High Application Versatility <i>H. Jäger, DICE GmbH & CoKG, Linz, Österreich</i>	16:15	Verabschiedung/Schlusswort
14:20	An Advanced VHDL/IP-core for Embedded Aging Monitoring of Analog and Mixed Signal Applications in Sensitive Radiation Environments <i>H. Li, G. Schmidt, eesy-id GmbH, Gräfelfing; P. Munniger, H. Rauch, J. Schmid, iSyst Intelligente Systeme GmbH, Nürnberg</i>	16:30	Ende der Tagung
14:40	Integrierte Dielektrische Millimeterwellen-Sensoren für Bio-Medizinische Anwendungen <i>B. Laemmle¹, K. Schmalz², Ch. Scheytt², R. Weigel¹, D. Kissinger¹,</i> <i>¹ Friedrich-Alexander-Universität Erlangen-Nürnberg</i> <i>² IHP Frankfurt (Oder)</i>		
15:00	An Integrating Digitizer for an IR-UWB Receiver <i>M. Masini, M. Grözing, M. Berroth, Universität Stuttgart; G. Fischer, S. Olonbayar, H. Gustat, J.-C. Scheytt, IHP, Frankfurt (Oder)</i>		

Allgemeine Hinweise

Anmeldung

Die Anmeldung zur Fachtagung ANALOG 11 erfolgt über den VDE-Konferenz Service. In der Heftmitte befindet sich ein Formular für die Anmeldung.

Unter www.analog11.de können Sie sich auch online anmelden.

Bei Fragen zur Anmeldung wenden Sie sich bitte an:

Frau J. Kornfeld
VDE-Konferenz Service
Stresemannallee 15
60596 Frankfurt am Main / Deutschland

Telefon: 069 / 6308 - 282
Telefax: 069 / 96 31 52 13
E-Mail: vde-conferences@vde.com
URL: www.vde.com

Teilnahmegebühren

	Anmeldung bis 07.10.2011	Anmeldung ab 07.10.2011
Nichtmitglied	€ 300,00	€ 370,00
Persönliches Mitglied*	€ 260,00	€ 330,00
Vortragender	€ 260,00	€ 330,00
Student* (ohne Tagungsband)	€ 70,00	€ 100,00

*VDE, VDI. Ermäßigung nur bei Übersendung einer Kopie des Mitglieds- bzw. Studentenausweises!

Die Tagungsgebühr beinhaltet den Tagungsband mit CD-ROM sowie Pausengetränke, Mittagsimbiss und Abendveranstaltung.

Bezahlung der Teilnahmegebühr

Bitte überweisen Sie die Teilnahmegebühr erst nach Erhalt der Anmeldebestätigung auf das angegebene Konto. Bei der Überweisung sind unbedingt der Name des Teilnehmers und die Rechnungs-Nr. anzugeben. Sie können die Tagungsgebühr auch von Ihrem Kreditkarten-Konto abbuchen lassen. Bitte geben Sie dazu (auf dem Anmeldeformular) Ihre Kreditkarten-Informationen an.

Hinweis: Die verbindliche Reservierung für die Tagung erfolgt erst nach Eingang Ihrer Zahlung!

Teilnehmer, die sich erst vor Ort anmelden, müssen damit rechnen, dass kein Tagungsband ausgehändigt werden kann.

Stornierung

Bei Stornierung bis zum 07.10.2011 wird die Teilnahmegebühr abzüglich € 50,- für Bearbeitungskosten zurückerstattet. Bei Stornierung nach diesem Zeitpunkt kann eine Rückerstattung der Teilnahmegebühr nicht mehr vorgenommen werden. Der Tagungsband wird dann nach der Veranstaltung zugesandt. Es ist jedoch möglich, einen Ersatzteilnehmer zu benennen.

Registrierung

Sie erhalten Ihren Tagungsausweis und Ihre Tagungsunterlagen während der Veranstaltung im Tagungsbüro. Das Tagungsbüro erreichen Sie unter:
Telefon: 0171 / 46 95 118 (Dr. R. Schnabel)

Tagungsort

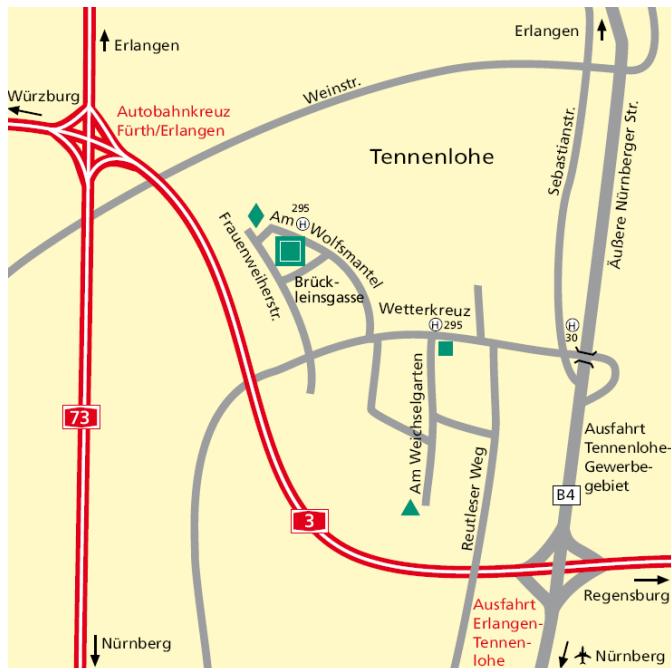
Fraunhofer-Institut für Integrierte Schaltungen IIS
Am Wolfsmantel 33
91058 Erlangen
Telefon: 09131 776 4401

Anfahrt zum Fraunhofer-Institut für Integrierte Schaltungen IIS in Erlangen

Anfahrt mit dem Auto

Das Institut liegt in der Nähe des Flughafens Nürnberg und dem Schnittpunkt der Bundesstraße B4 Nürnberg-Erlangen mit der Autobahn A3 Regensburg-Frankfurt. Auf der A3 kommend fahren Sie die Ausfahrt Erlangen-Tennenlohe ab und folgen anschließend der B4 bis zur Ausfahrt Tennenlohe-Gewerbegebiet, Wetterkreuz. Dort fahren Sie zunächst über die Ampel geradeaus, dann die zweite Querstraße rechts, vor dem Hotel Tennenloher Hof, in die Straße Am Wolfsmantel. Nach 500 m befindet sich auf der linken Seite das Institutsgebäude.

Anfahrtsskizze



Anfahrt mit der Bahn

Vor dem Erlanger Hauptbahnhof nehmen Sie die Buslinie 295 in Richtung Tennenlohe und steigen nach ca. 25 Minuten an der Haltestelle Brückleinsgasse, direkt vor dem Institutsgebäude, aus.

Ab dem Flughafen

Ab dem Flughafen Nürnberg fahren Sie mit dem Taxi ca. 20 Minuten.

Zimmerreservierungen

Folgende Zimmerkontingente in u. g. Hotels stehen für Sie unter dem Stichwort ANALOG 11 auf Abruf zur Verfügung:

Hotel Gästehaus Tennenloher Hof

Wetterkreuz 32
91058 Erlangen
Telefon: 09131 696-0
E-Mail: www.tennenloher-hof.de
Kontingent läuft am 08.10.2011 aus

Die Zimmerpreise betragen pro Tag und inklusive Frühstücksbuffet 95 €.

Team Hotel Lachnerhof

Märterleinsweg 2
91058 Erlangen-Tennenlohe
Telefon: 09131 77 07-0
E-Mail: www.lachnerhof.de
Kontingent läuft am 07.10.2011 aus.

Die Zimmerpreise betragen pro Tag und inklusive Frühstücksbuffet 79 €.

Arvena Business Hotel

Wetterkreuz 7
91058 Erlangen
Telefon: 09131 608-0
E-Mail: www.arvena-business.de

Die Zimmerpreise betragen pro Tag 77 € (vom 07. bis zum 08.11.2011) und 82 € (vom 08. bis zum 09.11.2011). Ein reichhaltiges Frühstücksbuffet ist inklusive.

Abrufkontingent bis 01.10.2011. Bitte hier die Stichworte „ANALOG 11“ und „Fraunhofer-Institut Erlangen“ nennen.

Informationen über Erlangen

Weitere interessante Informationen über Erlangen, das kulturelle Angebot und das Umland finden Sie auf der Homepage der Stadt Erlangen: <http://www.erlangen.de>.
Dort finden Sie auch einen detaillierten Stadtplan.

Notizen

Titelbild: CMOS High-speed Bildsensor mit HD-Auflösung
Copyright: Fraunhofer-Institut für Integrierte Schaltungen IIS,
Erlangen